

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/002273

International filing date: 15 February 2005 (15.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-045739  
Filing date: 23 February 2004 (23.02.2004)

Date of receipt at the International Bureau: 14 April 2005 (14.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁  
JAPAN PATENT OFFICE

21.02.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2004年 2月 23日

出願番号  
Application Number: 特願 2004-045739  
[ST. 10/C]: [JP 2004-045739]

出願人  
Applicant(s): ローム株式会社

2005年 3月 31日

特許庁長官  
Commissioner,  
Japan Patent Office

小川

洋

【書類名】 特許願  
【整理番号】 03-00415  
【提出日】 平成16年 2月23日  
【あて先】 特許庁長官 殿  
【国際特許分類】 G01R 19/165  
G01R 31/36

【発明者】  
【住所又は居所】 京都市右京区西院溝崎町 21 番地 ローム株式会社内  
【氏名】 大平 正則

【特許出願人】  
【識別番号】 000116024  
【氏名又は名称】 ローム株式会社

【代理人】  
【識別番号】 100121337  
【弁理士】  
【氏名又は名称】 藤河 恒生  
【電話番号】 077-547-3453

【手数料の表示】  
【予納台帳番号】 212120  
【納付金額】 21,000円

【提出物件の目録】  
【物件名】 特許請求の範囲 1  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【包括委任状番号】 0202210

**【書類名】特許請求の範囲****【請求項 1】**

第1のしきい値電圧又はそれよりも低い第2のしきい値電圧を入力電圧と比較した出力に応じて出力スイッチング素子の開閉を制御するとともに、入力電圧が低い電圧から高い電圧に変化して第1のしきい値電圧に交差したときに第2のしきい値電圧が選択され、入力電圧が高い電圧から低い電圧に変化して第2のしきい値電圧に交差したときに第1のしきい値電圧が選択される入力電圧比較回路と、

第2のしきい値電圧よりも低い第3のしきい値電圧を入力電圧と比較し、入力電圧が低い電圧から高い電圧に変化して第3のしきい値電圧に交差したときに、その時点から所定期間、入力電圧比較回路において第2のしきい値電圧が強制的に選択されるようにパルスを出力するしきい値電圧強制設定回路と、を備え、

入力電圧が立ち上がるときに、入力電圧比較回路において第2のしきい値電圧が入力電圧と比較されることを特徴とする電圧検出回路。

**【請求項 2】**

請求項1に記載の電圧検出回路において、

しきい値電圧強制設定回路は、入力電圧が低い電圧から高い電圧に変化して第3のしきい値電圧に交差したときに第3のしきい値電圧よりも低い第4のしきい値電圧が選択され、入力電圧が高い電圧から低い電圧に変化して第4のしきい値電圧に交差したときに第3のしきい値電圧が選択されることを特徴とする電圧検出回路。

**【請求項 3】**

請求項1または2に記載の電圧検出回路と、その入力電圧を生成する一端が接地された直列接続の抵抗と、その他端に接続されたバッテリと、を備えてなることを特徴とするバッテリ装置。

【書類名】明細書

【発明の名称】電圧検出回路及びそれを用いたバッテリ装置

【技術分野】

【0001】

本発明は、バッテリ等の電圧を検出し、その電圧が所定電圧に対し高低いいずれにあるかという信号を出力する電圧検出回路及びバッテリの能力を十分に發揮させ得るバッテリ搭載機器に好適なバッテリ装置に関する。

【背景技術】

【0002】

従来、この種の電圧検出回路及びそれを用いたバッテリ装置として、例えば特許文献1に開示されたものなどが知られている。その中の一例として、図4に電圧検出回路及びそれを用いたバッテリ装置を示す。このバッテリ装置101は、電圧検出回路102と、その入力電圧 $V_{BAT}$ を生成する一端が接地された直列接続の抵抗104、105と、その他端に接続されたバッテリ搭載機器の電源となるバッテリ103と、から構成される。バッテリ103の電圧は直列接続の抵抗104、105により分圧され、その電圧は入力電圧 $V_{BAT}$ として電圧検出回路102に入力される。電圧検出回路102は、この入力電圧 $V_{BAT}$ を検出しきい値電圧 $V_{TH}$ と比較し、入力電圧 $V_{BAT}$ が検出しきい値電圧 $V_{TH}$ より高いと、バッテリ残量有りと判断し、逆に、入力電圧 $V_{BAT}$ が検出しきい値電圧 $V_{TH}$ より低いと、バッテリ残量無しと判断して出力端子OUTからその電圧検出結果を出力する。なお、出力端子OUTは、バッテリ搭載機器を構成する他の電子部品（図示せず）に接続される。

【0003】

電圧検出回路102は、入力電圧 $V_{BAT}$ が上昇（低い電圧から高い電圧へ変化）する場合と降下（高い電圧から低い電圧へ変化）する場合とにより、別の異なるしきい値電圧（高い側及び低い側）を選択的に生成するしきい値電圧生成器112と、このしきい値電圧（検出しきい値電圧 $V_{TH}$ ）を入力電圧 $V_{BAT}$ と比較する比較器111と、その出力を反転させて出力するインバータ124と、その出力を受けて出力端子OUTから電圧検出結果を出力する出力スイッチング素子113と、基準電圧 $V_{REF}$ を生成する基準電圧生成器（REF）114と、から構成される。ここで、インバータ124の出力は、しきい値電圧生成器112における2つのしきい値電圧の選択をも行う。また、基準電圧 $V_{REF}$ は、これらのしきい値電圧の基準として用いられる。

【0004】

したがって、しきい値電圧生成器112と比較器111とは、入力電圧検出のヒステリシスを実現している。これにより、入力電圧 $V_{BAT}$ が検出しきい値電圧 $V_{TH}$ の付近にある場合、微小なノイズにより出力スイッチング素子113がオン・オフを繰り返して出力端子OUTの出力が不安定になることを防止する。

【0005】

【特許文献1】特開平11-258280号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

このバッテリ装置101は、入力電圧 $V_{BAT}$ が上昇する場合は高い側のしきい値電圧が選択され、降下する場合は低い側のしきい値電圧が選択される。したがって、バッテリ103を外したときは入力電圧 $V_{BAT}$ が降下するので低い側のしきい値電圧が、その後バッテリ103を再び装着したときは入力電圧 $V_{BAT}$ が上昇するので高い側のしきい値電圧が、それぞれ検出しきい値電圧 $V_{TH}$ として設定されていることになる。

【0007】

この入力電圧 $V_{BAT}$ と検出しきい値電圧 $V_{TH}$ との関係を図5に示す。バッテリ103の使用初期に入力電圧 $V_{BAT}$ が高い側のしきい値電圧（例えば2.9V）を超えていた状態から次第に電圧が降下し、高い側のしきい値電圧と低い側のしきい値電圧（例えば

2.5V) の間の電圧 (例えば2.6V) まで降下した状態、すなわち、バッテリの残量が少しだけ有るような場合において、バッテリ103を外して入力電圧V<sub>BAT</sub>が低い側のしきい値電圧より降下 (交差) すると、出力端子OUTはハイレベル (オン状態) からローレベル (オフ状態) に変わるとともに、検出しきい値電圧V<sub>TH</sub>が高い側のしきい値電圧に設定される。そして、入力電圧V<sub>BAT</sub>が接地電位 (0V) になった後、同じバッテリ103を再び装着すると、入力電圧V<sub>BAT</sub>は上昇し (立ち上がり) 、低い側のしきい値電圧を越えるものの、高い側のしきい値電圧には至らない (交差しない) ので、出力端子OUTはローレベル (オフ状態) のままである。したがって、バッテリ搭載機器は、バッテリ103を外すまではバッテリの残量有りとして動作していたが、バッテリ103を一旦外した後に再び装着した場合、バッテリ103の残量無しの状態となってしまい、バッテリ搭載機器が起動しないという現象が生じる。このため、バッテリ搭載機器をバッテリ103の残量の限界まで使用することができず、バッテリ使用可能時間を減少させることとなる。

#### 【0008】

本発明は、上記事由に鑑みてなしたもので、その目的とするところは、バッテリ搭載機器に組み込んだ場合に、そのバッテリが使用限度まで確実に使用可能となる電圧検出回路及びそれを用いたバッテリ装置を提供することにある。

#### 【課題を解決するための手段】

#### 【0009】

上記の課題を解決するために、請求項1に係る電圧検出回路は、第1のしきい値電圧又はそれよりも低い第2のしきい値電圧を入力電圧と比較した出力に応じて出力スイッチング素子の開閉を制御するとともに、入力電圧が低い電圧から高い電圧に変化して第1のしきい値電圧に交差したときに第2のしきい値電圧が選択され、入力電圧が高い電圧から低い電圧に変化して第2のしきい値電圧に交差したときに第1のしきい値電圧が選択される入力電圧比較回路と、第2のしきい値電圧よりも低い第3のしきい値電圧を入力電圧と比較し、入力電圧が低い電圧から高い電圧に変化して第3のしきい値電圧に交差したときに、その時点から所定期間、入力電圧比較回路において第2のしきい値電圧が強制的に選択されるようにパルスを出力するしきい値電圧強制設定回路と、を備え、入力電圧が立ち上がるときに、入力電圧比較回路において第2のしきい値電圧が入力電圧と比較されることを特徴とする。

#### 【0010】

請求項2に係る電圧検出回路は、請求項1に記載の電圧検出回路において、しきい値電圧強制設定回路は、入力電圧が低い電圧から高い電圧に変化して第3のしきい値電圧に交差したときに第3のしきい値電圧よりも低い第4のしきい値電圧が選択され、入力電圧が高い電圧から低い電圧に変化して第4のしきい値電圧に交差したときに第3のしきい値電圧が選択されることを特徴とする。

#### 【0011】

請求項3に係るバッテリ装置は、請求項1または2に記載の電圧検出回路と、その入力電圧を生成する一端が接地された直列接続の抵抗と、その他端に接続されたバッテリと、を備えてなることを特徴とする。

#### 【発明の効果】

#### 【0012】

本発明の電圧検出回路およびそれを用いたバッテリ装置は、第1、第2のしきい値電圧よりも低い第3のしきい値電圧を設け、入力電圧の立ち上がりの際、第3のしきい値電圧に至ると、しきい値電圧強制設定回路が入力電圧比較回路を第2のしきい値電圧に設定するので、バッテリ搭載機器に組み込んだ場合に、そのバッテリが使用限度まで確実に使用可能となる。

#### 【発明を実施するための最良の形態】

#### 【0013】

以下、本発明の最良の実施形態を図面を参照しながら説明する。図1は本発明の実施形

態である電圧検出回路2およびそれを用いたバッテリ装置1の回路図である。

【0014】

このバッテリ装置1は、電圧検出回路2と、その入力電圧 $V_{BAT}$ を生成し一端が接地された直列接続の抵抗4、5と、その他端に接続されたバッテリ搭載機器の電源となるバッテリ3と、を備える。バッテリ3の電圧は直列接続の抵抗4、5により分圧され、その電圧は入力電圧 $V_{BAT}$ として電圧検出回路2に入力される。電圧検出回路2は、この入力電圧 $V_{BAT}$ を検出しきい値電圧 $V_{TH}$ と比較し、入力電圧 $V_{BAT}$ が検出しきい値電圧 $V_{TH}$ より高いと、バッテリ残量有りと判断し、逆に、入力電圧 $V_{BAT}$ が検出しきい値電圧 $V_{TH}$ より低いと、バッテリ残量無しと判断して出力端子OUTからその電圧検出結果を出力する。なお、出力端子OUTは、バッテリ搭載機器を構成する他の電子部品（図示せず）に接続される。また、直列接続の抵抗4、5の抵抗値の比、すなわち分圧比は、バッテリ搭載機器を構成する各電子部品の仕様によって決定され、また、流れる直流電流の値を抑えるために十分に大きな抵抗値としている。

【0015】

電圧検出回路2は、入力電圧比較回路7としきい値電圧強制設定回路8と、を主要回路として有する。入力電圧比較回路7は、第1のしきい値電圧 $V_{th1}$ 又はそれよりも低い第2のしきい値電圧 $V_{th2}$ （検出しきい値電圧 $V_{TH}$ ）を入力電圧 $V_{BAT}$ と比較した出力に応じて出力スイッチング素子13の開閉（オン・オフ）を制御するとともに、入力電圧 $V_{BAT}$ が低い電圧から高い電圧に変化（上昇）して第1のしきい値電圧 $V_{th1}$ に交差したときに第2のしきい値電圧 $V_{th2}$ が選択され、入力電圧 $V_{BAT}$ が高い電圧から低い電圧に変化（下降）して第2のしきい値電圧 $V_{th2}$ に交差したときに第1のしきい値電圧 $V_{th1}$ が選択される。したがって、入力電圧比較回路7は、入力電圧検出のヒステリシスを有しており、入力電圧が検出しきい値電圧 $V_{TH}$ の付近にある場合、微小なノイズにより出力スイッチング素子13がオン・オフを繰り返し、出力端子OUTの出力が安定せずに電圧検出回路2自身及びバッテリ搭載機器を構成する各電子部品において貫通電流やノイズが発生するのを防止する。なお、出力スイッチング素子13は、オープンドレイン形式のN型MOSトランジスタであり、電圧検出回路2の外側で抵抗（図示せず）によりいずれかの電源にプルアップされている。

【0016】

しきい値電圧強制設定回路8は、第2のしきい値電圧 $V_{th2}$ よりも低い第3のしきい値電圧 $V_{th3}$ を入力電圧 $V_{BAT}$ と比較し、入力電圧 $V_{BAT}$ が低い電圧から高い電圧に変化して第3のしきい値電圧 $V_{th3}$ に交差したとき、その時点から所定期間、入力電圧比較回路7において第2のしきい値電圧 $V_{th2}$ が強制的に選択されるようにパルスを入力電圧比較回路7へ出力する。これにより、入力電圧 $V_{BAT}$ が接地電位から立ち上がるときに、入力電圧比較回路7において第2のしきい値電圧 $V_{th2}$ が入力電圧 $V_{BAT}$ と比較されるようとする。

【0017】

さらに、しきい値電圧強制設定回路8は、第3のしきい値電圧 $V_{th3}$ を入力電圧 $V_{BAT}$ が低い電圧から高い電圧に変化して交差したときに第3のしきい値電圧 $V_{th3}$ よりも低い第4のしきい値電圧 $V_{th4}$ が選択され、第4のしきい値電圧 $V_{th4}$ を入力電圧 $V_{BAT}$ が高い電圧から低い電圧に変化して交差したときに第3のしきい値電圧 $V_{th3}$ が選択されるようにしている。したがって、しきい値電圧強制設定回路8もヒステリシスを有するようになり、入力電圧 $V_{BAT}$ が第3のしきい値電圧 $V_{th3}$ の付近にある場合、しきい値電圧強制設定回路8の出力が不安定になることを防止する。

【0018】

さらに詳しくは、電圧検出回路2は、入力電圧比較回路7の出力を反転させて出力するインバータ24と、その出力によりオン・オフする出力スイッチング素子13と、入力電圧比較回路7の出力としきい値電圧強制設定回路8の出力とが入力されて入力電圧比較回路7自身を制御するNOR回路23と、バッテリ3の電圧を直接入力し基準電圧 $V_{REF}$ を生成して出力する基準電圧生成器（REF）14と、を備えている。

## 【0019】

そして、入力電圧比較回路7は、第1又は第2のしきい値電圧を検出しきい値電圧 $V_{TH}$ として選択的に生成するしきい値電圧生成器12と、反転入力端子に入力する検出しきい値電圧 $V_{TH}$ と非反転入力端子に入力する入力電圧 $V_{BAT}$ とを比較する比較器11とから構成される。

## 【0020】

しきい値電圧生成器12は、図2に示すように、基準電圧 $V_{REF}$ と接地電位との間に直列接続された抵抗31、32と、抵抗31と並列に設けられて端子CNTLaの入力電圧により制御されるスイッチ33と、から構成される。抵抗31と抵抗32との接続点は出力端子OUTaとなり、比較器11の反転入力端子に接続される。また、端子CNTLaは、NOR回路23の出力に接続されていて、上述のように入力電圧比較回路7自身の出力としきい値電圧強制設定回路8によって制御される。端子CNTLaの電圧がハイレベルならばスイッチ33は閉じ、出力端子OUTaからは、基準電圧 $V_{REF}$ が第1のしきい値電圧 $V_{th1}$ として出力される。端子CNTLaの電圧がローレベルならばスイッチ33は開き、出力端子OUTaからは、基準電圧 $V_{REF}$ を抵抗31と抵抗32により分圧した電圧が第2のしきい値電圧 $V_{th2}$ として出力される。

## 【0021】

なお、入力電圧比較回路7は、しきい値電圧生成器12と比較器11とを備えることで入力電圧 $V_{BAT}$ 検出のヒステリシスを実現しているが、他の回路構成でもヒステリシスが実現可能であるのは勿論である。

## 【0022】

しきい値電圧強制設定回路8は、第3又は第4のしきい値電圧を選択的に生成する第2のしきい値電圧生成器16と、非反転入力端子に入力する第3又は第4のしきい値電圧と反転入力端子に入力する入力電圧 $V_{BAT}$ とを比較する第2の比較器15と、第2の比較器15の出力を入力するN型MOSトランジスタ17と、N型MOSトランジスタ17の出力に接続され、他端が基準電圧 $V_{REF}$ に接続された定電流源18と、N型MOSトランジスタ17の出力に接続され、他端が接地電位に接続されたコンデンサ19と、N型MOSトランジスタ17の出力を反転させて出力するインバータ回路20と、第2の比較器15の出力を反転させて出力するインバータ回路21と、インバータ回路20、21の出力を入力して上述のNOR回路23の入力端子に出力するAND回路22と、から構成される。

## 【0023】

N型MOSトランジスタ17、定電流源18、コンデンサ19、インバータ20は遅延期間（例えば1ミリ秒）を生成する回路である。この回路は、基準となるクロックを入力して遅延期間を生成するカウンタで置き換えることも可能である。また、この遅延期間を生成する回路と、インバータ21と、AND回路22によりこの遅延期間をパルス幅とするパルスを生成している。

## 【0024】

第2のしきい値電圧生成器16は、図2に示すように、基準電圧 $V_{REF}$ と接地電位との間に直列接続された抵抗34、35、36と、抵抗34と並列に設けられ、端子CNTLbの入力電圧により制御されるスイッチ37と、から構成される。抵抗35と抵抗36との接続点は出力端子OUTbとなり、第2の比較器15の非反転入力端子に接続される。また、端子CNTLbは、第2の比較器15の出力に接続される。そして、端子CNTLbの電圧がハイレベルならばスイッチ37は閉じ、出力端子OUTbからは基準電圧 $V_{REF}$ を抵抗35と抵抗36により分圧した電圧が第3のしきい値電圧 $V_{th3}$ として出力され、端子CNTLbの電圧がローレベルならばスイッチ37は開き、出力端子OUTbからは基準電圧 $V_{REF}$ を抵抗34と抵抗35とからなる直列抵抗と抵抗36により分圧した電圧が第4のしきい値電圧 $V_{th4}$ として出力される。

## 【0025】

なお、上述のように、しきい値電圧強制設定回路8がヒステリシスを有することは、し

きい値電圧強制設定回路8の出力が不安定になることを防止するために望ましい。しかし、この出力は電圧検出回路2の外部に出力されるものではないので、それによって生じる貫通電流やノイズの程度も大きいものではない。したがって、省略することも考えられるが、この場合、第2のしきい値電圧生成器16は、抵抗34および端子C N T L bを有さず常に第3のしきい値電圧V<sub>t h 3</sub>のみを出力する。

#### 【0026】

次に、電圧検出回路2の動作を、図3に基づいて具体的な電圧値等を例示しながら説明する。検出しきい値電圧V<sub>T H</sub>としての第2のしきい値電圧V<sub>t h 2</sub>（例えば2.5V）よりも入力電圧V<sub>B A T</sub>が高い（例えば2.6V）と、出力端子OUTの出力はハイレベル（オン状態）であり、バッテリ3の残量は有りと判断される。この状態でバッテリ3を外すと入力電圧V<sub>B A T</sub>は降下する。そして、第2のしきい値電圧V<sub>t h 2</sub>（例えば2.5V）を入力電圧V<sub>B A T</sub>が高い電圧から低い電圧に変化して交差すると、比較器11の出力電圧はハイレベルからローレベルに変化する。そうすると、出力スイッチング素子13がオンして出力端子OUTはローレベル（オフ状態）になるとともに、しきい値電圧生成器12の生成する検出しきい値電圧V<sub>T H</sub>が第1のしきい値電圧V<sub>t h 1</sub>（例えば2.9V）に変化する。なお、図示はしないが、さらに入力電圧V<sub>B A T</sub>が降下し、第4のしきい値電圧V<sub>t h 4</sub>（例えば2.0V）を入力電圧V<sub>B A T</sub>が高い電圧から低い電圧に変化して交差すると、第2の比較器15の出力電圧はローレベルからハイレベルに変化し、第2のしきい値電圧生成器16の生成するしきい値電圧は第3のしきい値電圧V<sub>t h 3</sub>（例えば2.4V）となる。

#### 【0027】

次に、バッテリ3を再び装着して入力電圧V<sub>B A T</sub>が接地電位から立ち上がるときの電圧検出回路2の動作を説明する。第2のしきい値電圧生成器16が生成する第3のしきい値電圧V<sub>t h 3</sub>（例えば2.4V）を入力電圧V<sub>B A T</sub>が低い電圧から高い電圧に変化して交差すると、第2の比較器15の出力電圧はハイレベルからローレベルに変化する。そうすると、N型MOSトランジスタ17はオフになり、定電流源18からの電流でコンデンサ19の電圧が接地電位から徐々に増加し始めるが、定電流源18からの電流の値とコンデンサ19の容量値で決まる遅延期間（例えば1ミリ秒）までは、インバータ20は入力をローレベルと判断する。したがって、AND回路22の入力はともにハイレベルとなるのでその出力TPもハイレベルとなり、NOR回路23の出力は、他の入力、すなわち入力電圧比較回路7自身からの制御信号に係わらずローレベルとなる。よって、しきい値電圧生成器12の生成する検出しきい値電圧V<sub>T H</sub>は、第2のしきい値電圧V<sub>t h 2</sub>（例えば2.5V）となる。なお、これらの動作とともに、第2のしきい値電圧生成器16の生成するしきい値電圧は第4のしきい値電圧V<sub>t h 4</sub>（例えば2.0V）に変化する。

#### 【0028】

さらに入力電圧V<sub>B A T</sub>が上昇し、上記の遅延期間（例えば1ミリ秒）までに第2のしきい値電圧V<sub>t h 2</sub>（例えば2.5V）を入力電圧V<sub>B A T</sub>が低い電圧から高い電圧に変化して交差すると、比較器11の出力電圧はローレベルからハイレベルに変化する。そうすると、出力スイッチング素子13はオフし、出力端子OUTはハイレベル（オン状態）となる。また、NOR回路23への入力はハイレベルになるので、上記の遅延期間（例えば1ミリ秒）経過後でも、しきい値電圧生成器12の生成する検出しきい値電圧V<sub>T H</sub>は、第2のしきい値電圧V<sub>t h 2</sub>（例えば2.5V）のままである。したがって、入力電圧V<sub>B A T</sub>が第1のしきい値電圧V<sub>t h 1</sub>（例えば2.9V）より低い電圧であっても、第2のしきい値電圧V<sub>t h 2</sub>（例えば2.5V）を越えればバッテリ残量有りと判断されるのである。

#### 【0029】

一方、上記の遅延期間（例えば1ミリ秒）までに第2のしきい値電圧V<sub>t h 2</sub>（例えば2.5V）を入力電圧V<sub>B A T</sub>が低い電圧から高い電圧に変化しても交差しない場合、AND回路22の出力TPはローレベルとなり、NOR回路23の出力はハイレベルとなり、しきい値電圧生成器12の生成する検出しきい値電圧V<sub>T H</sub>は第1のしきい値電圧V<sub>t h 1</sub>

<sub>h 1</sub> (例えば2.9V) に戻る。そして、比較器11の出力電圧はローレベルのままであり、出力端子OUTはローレベル(オフ状態)のまま変化せず、バッテリ残量無しと判断される。図3の右側に示される状態は、入力電圧V<sub>BAT</sub>が第2のしきい値電圧V<sub>th2</sub> (例えば2.5V) まで到達しない電圧(例えば2.45V) である場合で、バッテリ残量無しと判断される。

### 【0030】

ここで注意すべきは、図示はしていないが、バッテリ残量無しと判断されるのは、最終的に入力電圧V<sub>BAT</sub>が第2のしきい値電圧V<sub>th2</sub> (例えば2.5V) まで到達するものの、第3のしきい値電圧V<sub>th3</sub> (例えば2.4V) から第2のしきい値電圧V<sub>th2</sub> (例えば2.5V) まで上昇するのに、上記の遅延期間(例えば1ミリ秒)よりも時間がかかる場合も該当することである。したがって、そのためにバッテリの残量が使用限度までに至っていないにもかかわらず、残量無しと判断されることがないように、バッテリ3および抵抗4、5の寄生容量等を考慮し、バッテリ残量が適量の場合における実際の第3のしきい値電圧V<sub>th3</sub> (例えば2.4V) から第2のしきい値電圧V<sub>th2</sub> (例えば2.5V) までの上昇に要する時間よりも大きく上記の遅延期間を決めておく必要がある。

### 【0031】

以上説明したように、本発明の実施形態である電圧検出回路2およびそれを用いたバッテリ装置1は、第1、第2のしきい値電圧V<sub>th1</sub>、V<sub>th2</sub>よりも低い第3のしきい値電圧V<sub>th3</sub>を設け、入力電圧V<sub>BAT</sub>の立ち上がりの際、第3のしきい値電圧V<sub>th3</sub>に至ると、しきい値電圧強制設定回路8が入力電圧比較回路7を第2のしきい値電圧V<sub>th2</sub>に設定するので、バッテリの残量が少しだけ有りバッテリを一旦外した後に再び装着した場合でも、バッテリの残量無しの状態となってバッテリ搭載機器が起動しないという現象を防止することができる。こうして、電圧検出回路2およびそれを用いたバッテリ装置1は、バッテリ搭載機器に組み込んだ場合に、そのバッテリが使用限度まで確実に使用可能となり、バッテリ使用可能時間を実質的に延ばすことができる。

### 【図面の簡単な説明】

#### 【0032】

【図1】本発明の実施形態に係る電圧検出回路およびそれを用いたバッテリ装置の回路図。

【図2】同上のしきい値電圧生成器の回路図。

【図3】同上の動作波形図。

【図4】背景技術の電圧検出回路およびそれを用いたバッテリ装置の回路図。

【図5】同上の動作波形図。

### 【符号の説明】

#### 【0033】

1 バッテリ装置

2 電圧検出回路

3 バッテリ

4、5 抵抗

7 入力電圧比較回路

8 しきい値電圧強制設定回路

13 スイッチング素子

V<sub>BAT</sub> 入力電圧

V<sub>th</sub> 検出しきい値電圧

V<sub>th1</sub> 第1のしきい値電圧

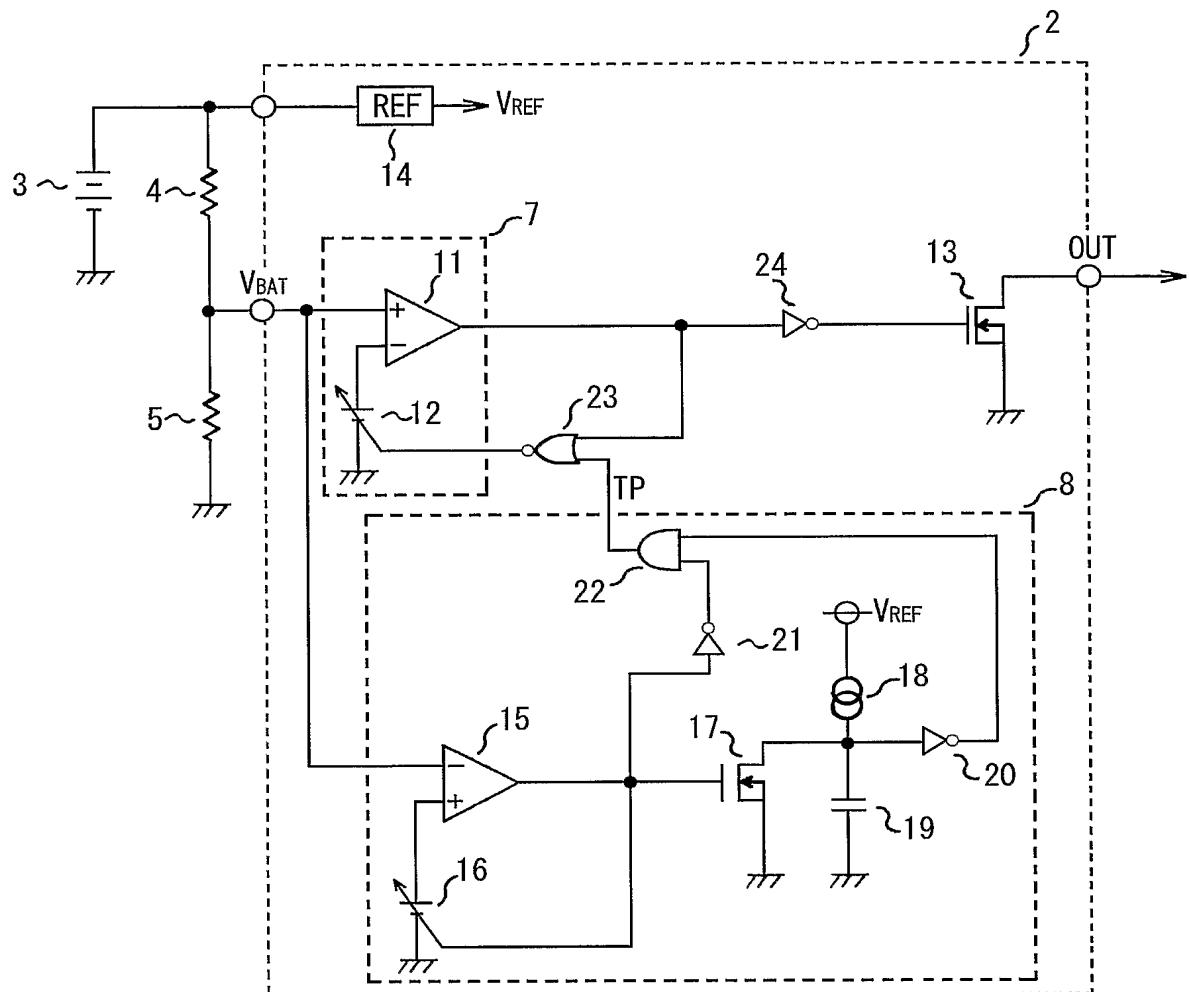
V<sub>th2</sub> 第2のしきい値電圧

V<sub>th3</sub> 第3のしきい値電圧

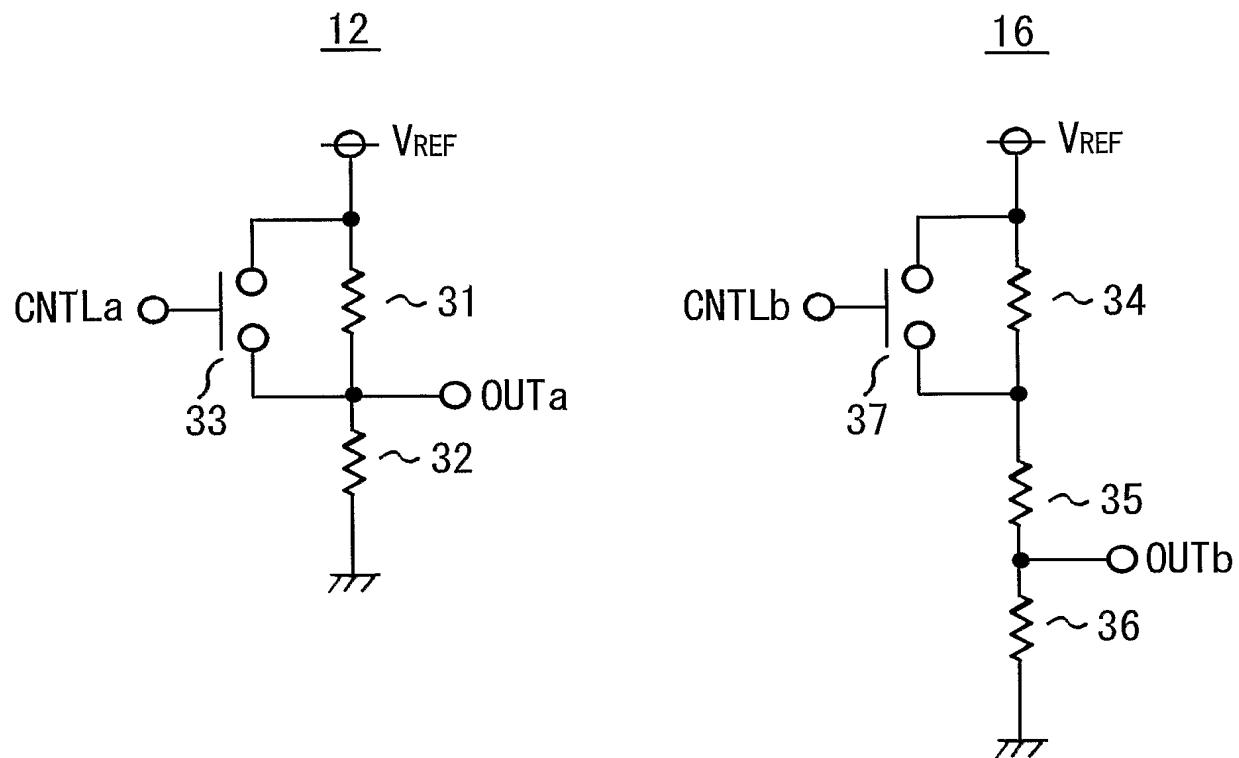
V<sub>th4</sub> 第4のしきい値電圧

【書類名】 図面  
【図 1】

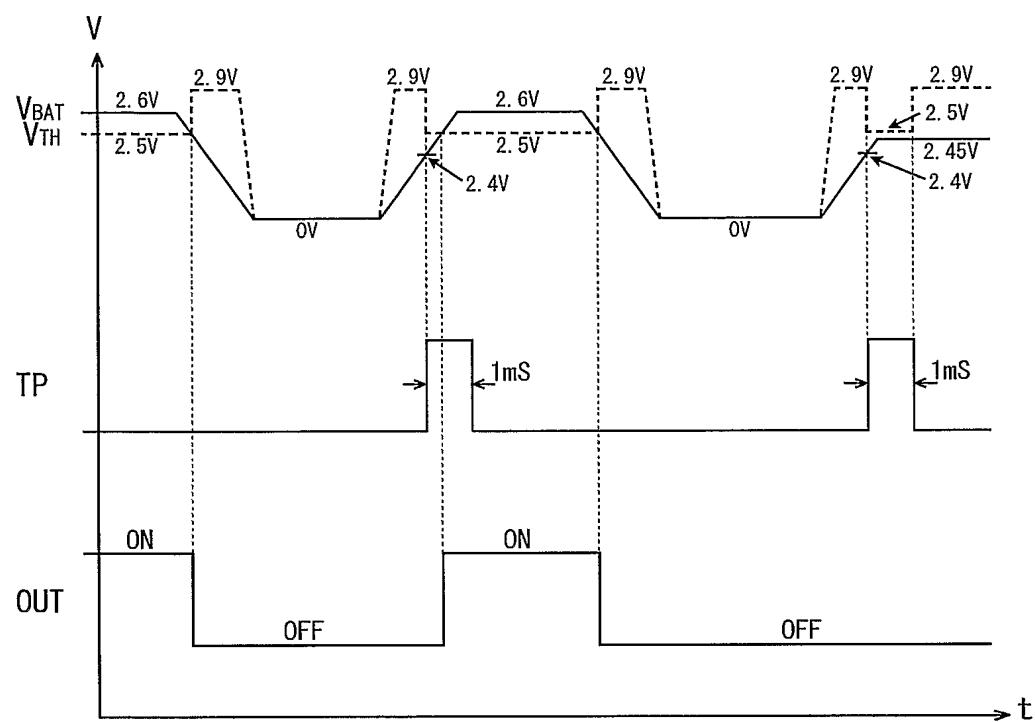
1



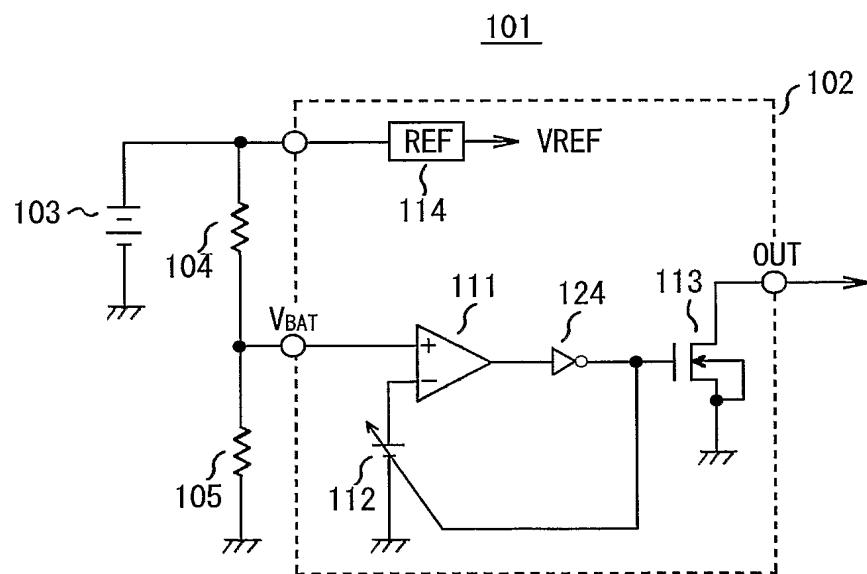
【図 2】



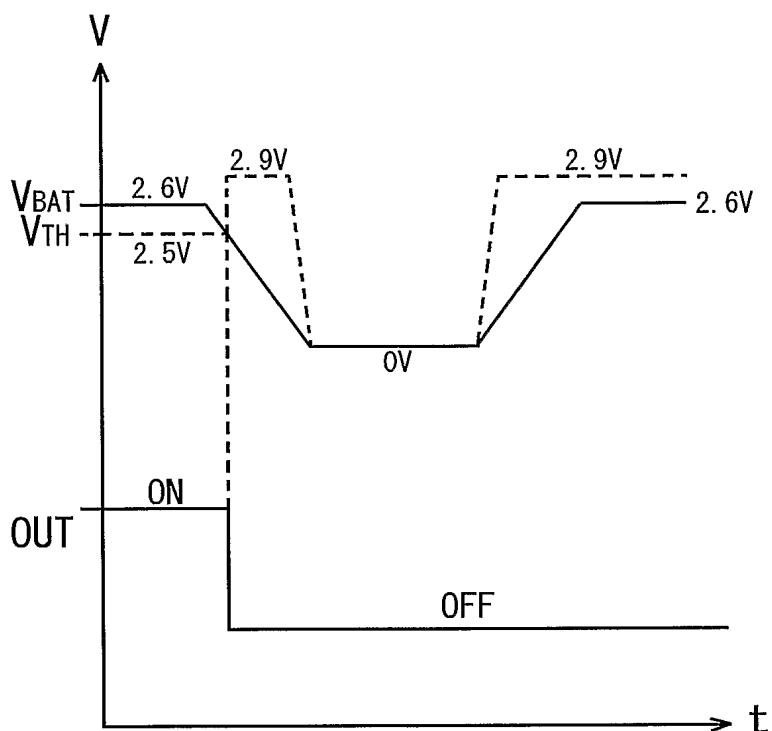
【図3】



【図4】



【図5】



【書類名】要約書

【要約】

【課題】 バッテリ搭載機器に組み込んだ場合に、そのバッテリが使用限度まで確実に使用可能となる電圧検出回路及びそれを用いたバッテリ装置の提供。

【解決手段】 バッテリ装置1を構成する電圧検出回路2は、第1のしきい値電圧またはそれよりも低い第2のしきい値電圧を入力電圧 $V_{BAT}$ と比較して出力スイッチング素子13の開閉を制御する入力電圧比較回路7と、第2のしきい値電圧よりも低い第3のしきい値電圧を入力電圧 $V_{BAT}$ と比較し、入力電圧が低い電圧から高い電圧に変化して第3のしきい値電圧に交差したときに、その時点から所定期間、入力電圧比較回路7において第2のしきい値電圧が強制的に選択されるようにパルスを出力するしきい値電圧強制設定回路8と、を備える。それにより、入力電圧 $V_{BAT}$ が接地電位から立ち上がる時に、入力電圧比較回路7において第2のしきい値が入力電圧 $V_{BAT}$ と比較される。

【選択図】 図1

特願 2004-045739

出願人履歴情報

識別番号 [000116024]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 京都府京都市右京区西院溝崎町21番地  
氏 名 ポーム株式会社